

FUJITSU Manufacturing Industry Solution

COLMINA シーエーイー シグナルインテグリティ

COLMINA CAE Signal Integrity

高速伝送線路ノイズ解析システム

概要

PCI Express, DDRx, USB 3.x, SATA, HDMIなどインターフェースの高速化が進むにつれ、高品質なデジタル回路/基板を設計するためには、伝送線路の信号品質を確保するシグナルインテグリティ解析 (SI) が重要となっています。ドライバーICのスイッチング速度が高速化すると、リングング、オーバー/アンダーシュート、クロストーク、各種タイミング問題などが発生し、プリント基板上で機能不良を引き起こす要因となります。また、動作周波数の低いプリント基板設計においても、ドライバーICのエッジ・レート (Tr/Tf) の高速化により、同様な事象が発生します。COLMINA CAE Signal Integrityでは、このような問題を構想設計/回路設計/基板設計のフェーズにおいて、配線条件検討やノイズ対策の効果を短期間で事前検証し、プリント基板の品質向上と設計手戻り防止を実現します。

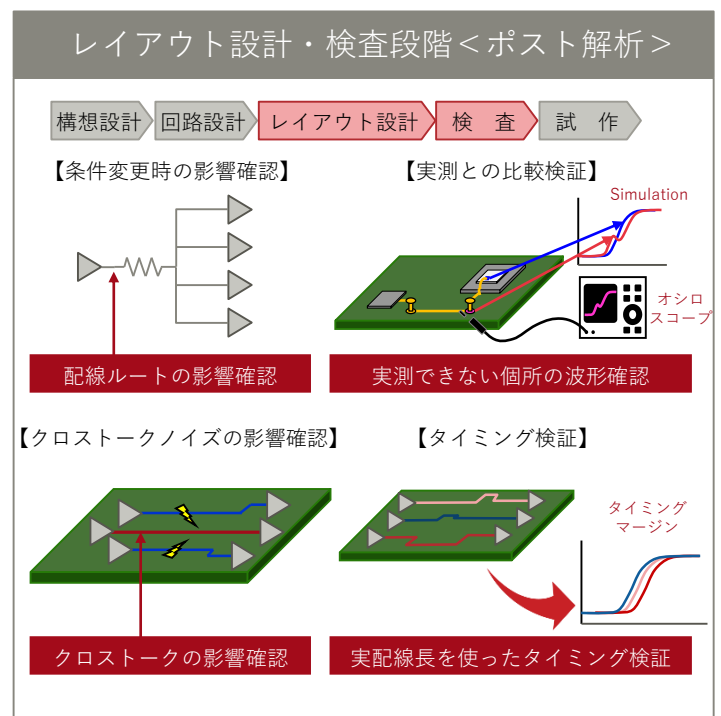
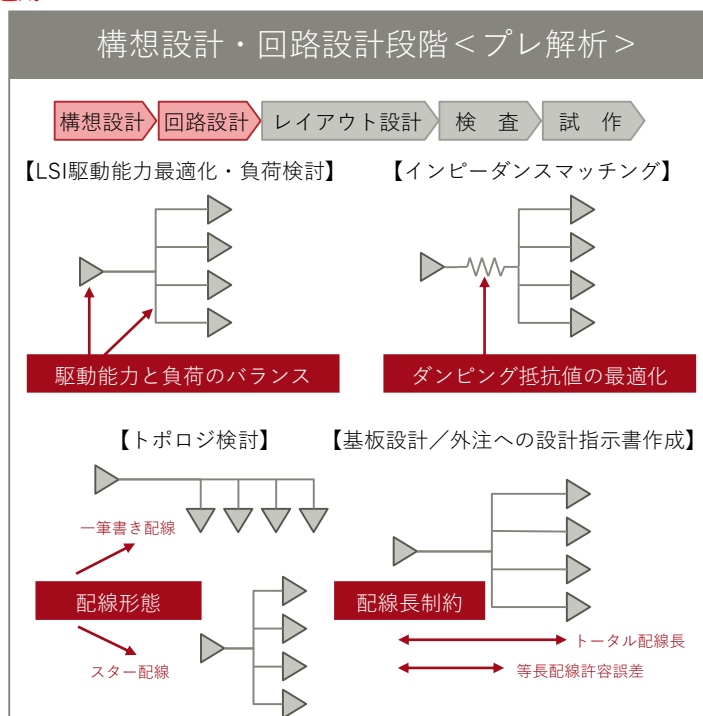
特長

COLMINA CAE Signal Integrityは、解析経験の豊富な解析専任者から経験の浅い回路設計、レイアウト設計に携わる方などさまざまな方に活用ができ、回路の基本情報を入力するだけで、簡単に伝送線路のシグナル検証が可能です。また、基板レイアウトCADと連携することで、詳細なクロストーク値やタイミングマージン値を自動的に算出することができます。

機能

- 回路の正常動作が確認できる「波形チェック機能」
- 具体的な改善策を提示する「自動アドバイス機能」
- Cut & Try検証を強力に支援する「スイープ&バラツキ解析機能」
- IBISモデルのチェック、問題を自動修正する「IBISチェック機能」
- あらゆる解析モデル (AMI, EBD) に対応した「モデル取込み機能」
- Sパラ、SPICEモデルに対応した「Sパラ/SPICE割付機能」
- 実基板を想定し高精度な「基板特性インピーダンス算出機能」
- JEDEC規格に準拠した「DDRxメモリーI/F設計支援機能」
- タイミングマージンを自動計算する「DDRxタイミング検証機能」
- LSI間の伝搬遅延時間を測定する「フライトタイム計測機能」
- 高速シリアルI/Fに対応した「高速チャンネル解析機能」
- 3次元電磁界解析と同精度の「高精度差動ピアモデル機能」
- 実基板データを用いた高精度な「詳細クロストーク検証機能」
- デザインレビューなどに活用できる「レポート出力機能」

適用シーン

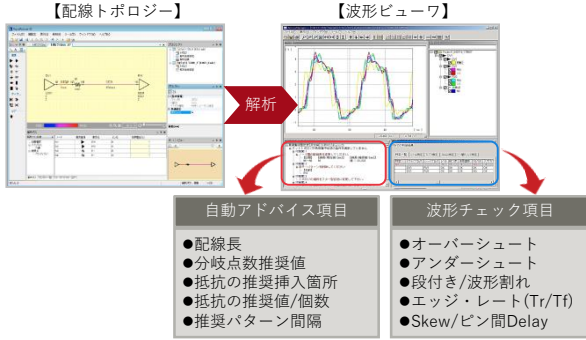


shaping tomorrow with you

社会とお客様の豊かな未来のために

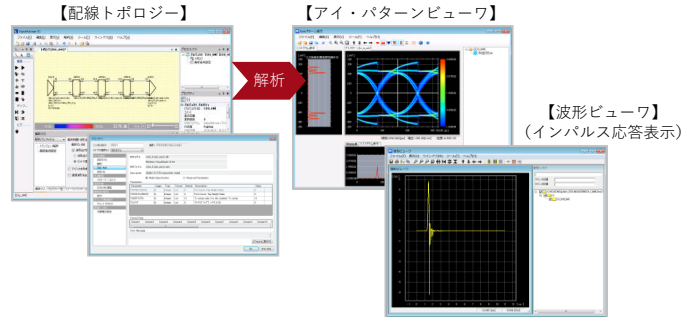
充実した支援機能

- 経験の浅い回路設計者、レイアウト設計者を強力に支援する「波形チェック&自動アドバイス機能」

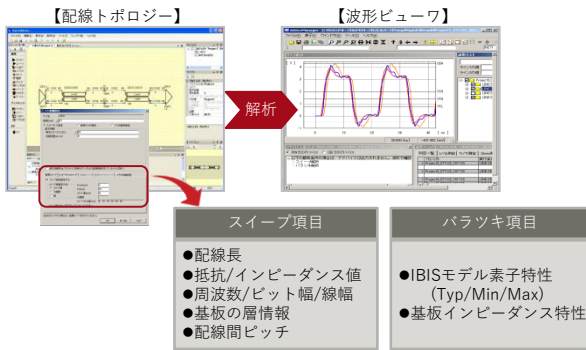


高度な検証機能

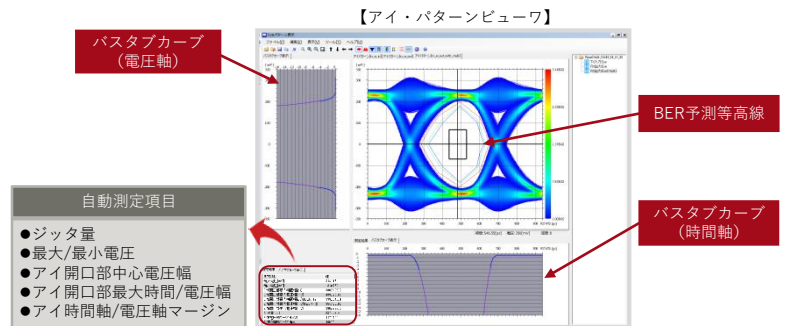
- IBIS-AMIモデルを使用し、高速シリアルインターフェースを短時間で高精度に解析できる「高速チャンネル解析機能」



- 検証業務を大幅に効率化する「スイープ&パラッキ解析機能」



- PCIe, DDR4, HDMIなどの高速解析に必要な超低ビット (BER: 10⁻¹⁶) 検証が可能な「ビット・エラー・レートチェック機能」



製品体系

COLMINA CAE Signal Integrityシステム

- トポロジー解析機能
- IBISモデル取込み機能
- 波形チェック機能
- DDRxメモリI/F設計支援機能
- 基板特性インピーダンス算出機能
- スイープ&パラッキ解析機能
- レポート出力機能 (EXCEL出力)
- フライトタイム計測機能

自動アドバイス機能オプション

マルチピンモデルオプション (Sパラメータ取込み)

DV/RV素子モデルオプション (SPICEモデル取込み)

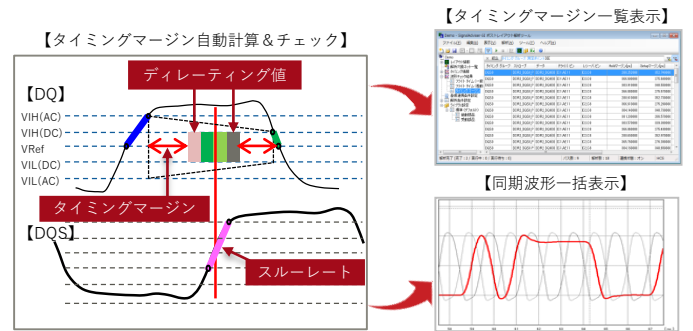
ポスト解析連携オプション (DSN, ODB++, 図研ASCII CAD連携)

複数ネット一括解析オプション

詳細クロストーク/偏在VG連携オプション

高精度ピアモデルオプション

- 「JEDEC規格選択」と「信号同期設定」の操作で、波形チェックとタイミングマージンが自動検証できる「DDRxタイミング検証機能」



動作環境

対象機種	富士通CELSIUS、ESPRIMO、他PC/AT互換機
OS	Windows10(64bit)、Windows8.1(32bit/64bit)
CPU	2GHz以上
メモリ	2GB以上(推奨: 4GB以上)
ディスク	約800MB以上(OS、データ領域除く)
その他	Microsoft Excel 2010、2013、2016、2019

対応している連携システム

図研	<ul style="list-style-type: none"> ●CR-5000 Board Designer レイアウトシステム ●CR-8000 Board Viewer Advance ビューワシステム ●CR-8000 Design Gateway 回路設計システム
その他	<ul style="list-style-type: none"> ●DEMITASNX EMI抑制設計支援システム ●DSN出力可能なレイアウトシステム (Allegro/CADVANCE/CSi_EDA/他) ●ODB++出力可能なレイアウトシステム (CR-5000 Board Designer/Allegro/Quadcept/他)

- MicrosoftおよびWindowsは、米国Microsoft Corporationの米国およびそのほかの国における登録商標または商標です。
- 本資料に記載されているすべての製品および社名は、各社の登録商標または商標です。

お問い合わせ先

富士通コンタクトライン
0120-933-200

受付時間 9:00~17:30
(土曜・日曜・祝日・当社指定の休業日を除く)

富士通株式会社

〒105-7123 東京都港区東新橋1-5-2 汐留シティセンター
E-Mail: contact-plm@cs.jp.fujitsu.com